

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-197213

(43)公開日 平成6年(1994)7月15日

(51)Int.Cl.⁵H 0 4 N 1/387
1/00

識別記号

庁内整理番号

4226-5C

E 7046-5C

F I

技術表示箇所

審査請求 未請求 請求項の数12(全 8 頁)

(21)出願番号 特願平5-103239

(22)出願日 平成5年(1993)4月28日

(31)優先権主張番号 PL 2 1 5 5

(32)優先日 1992年4月29日

(33)優先権主張国 オーストラリア (AU)

(71)出願人 591146745

キヤノン・インフォメーション システム
ズ リサーチ オーストラリア プロプラ
イエタリー リミテッドCANON INFORMATION S
YSTEMS RESEARCH AUS
TRALIA PLOPRIETZRY
LIMITEDオーストラリア国 2113 ニュー サウス
ウェールズ州, ノース ライド, ト
ーマス ホルト ドライブ 1

(74)代理人 弁理士 大塚 康德 (外1名)

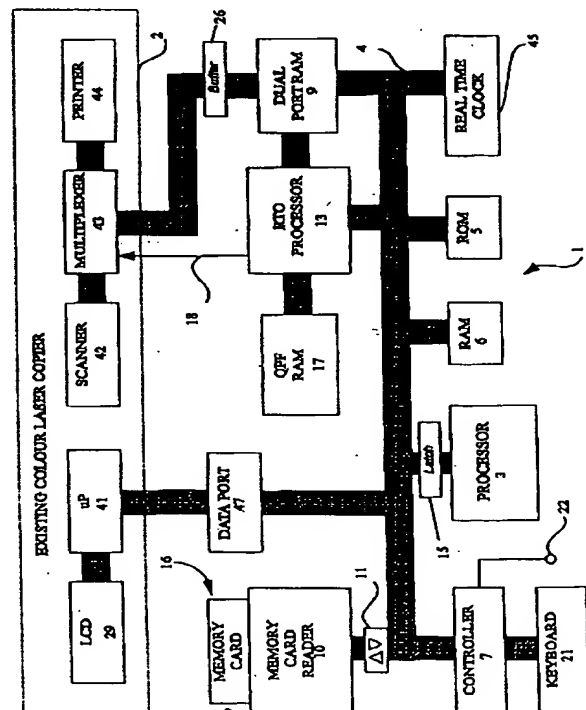
最終頁に続く

(54)【発明の名称】 カラー複写機

(57)【要約】

【目的】 ポスタ、広告、ピラ、挨拶状などの高画質なカラープレゼンテーショングラフィックスを効率よく低コストで作成するカラー複写機を提供できる。

【構成】 走査画像データを入力するためのスキャナ42と、目的図形データをメモリカード16から入力するメモリカードリーダー16と、目的図形データを選択し編集して、編集された目的図形データを作成するホストプロセッサ3と、編集済みの目的図形データを走査画像データに結合して、結合画像信号を出力するRTOプロセッサ13と、結合画像信号によって画像を印刷するプリンタ44とで構成される。



【特許請求の範囲】

【請求項1】 走査画像データを入力する走査手段と、
目的画像データを入力する入力手段と、
前記入力手段によって入力された目的画像データを選択し編集して編集画像データを作成するホストプロセッサ手段と、

前記ホストプロセッサ手段によって編集された編集画像データを前記走査手段によって入力された走査画像データに結合して結合画像信号を出力する実時間プロセッサ手段と、

前記結合画像信号によって表される画像を印刷する印刷手段とで構成されることを特徴とするカラー複写機。

【請求項2】 前記実時間プロセッサ手段は、
前記編集画像データをレンダリングしてレンダリング編集画像データを作成する実時間オブジェクトプロセッサ手段と、

前記実時間オブジェクトプロセッサ手段によって作成されたレンダリング編集画像データを受信して該レンダリング編集画像データから前記編集画像データを判別する色変換手段とで構成されることを特徴とする請求項1記載のカラー複写機。

【請求項3】 前記編集画像データは二次多項フラグメントに基づくことを特徴とする請求項1記載のカラー複写機。

【請求項4】 前記編集画像データは前記印刷手段によって印刷される画像の一部分のみで構成されることを特徴とする請求項3記載のカラー複写機。

【請求項5】 前記入力手段は目的画像データを記憶する取り外し可能な記憶デバイスを収容する収容手段を備えることを特徴とする請求項1記載のカラー複写機。

【請求項6】 前記記憶デバイスは不揮発性メモリカードとして実現されることを特徴とする請求項5記載のカラー複写機。

【請求項7】 前記記憶デバイスはグラフィックスシステムの演算に使用されるシステムコードを備えることを特徴とする請求項5記載のカラー複写機。

【請求項8】 前記入力手段は、さらに前記記憶デバイスが存在するか否かを判断する検出手段を備えることを特徴とする請求項5記載のカラー複写機。

【請求項9】 さらに、ユーザの入力に敏感に反応して、前記ホストプロセッサ手段に入力位置を知らせるタッチパネルを備えることを特徴とする請求項1記載のカラー複写機。

【請求項10】 さらに、前記ホストプロセッサ手段に接続され、グラフィックスシステムのユーザから方向入力を受信するダイヤル制御手段を備えることを特徴とする請求項1記載のカラー複写機。

【請求項11】 さらに、前記ホストプロセッサに接続され、タイミング値を出力するタイマ手段を備えることを特徴とする請求項1記載のカラー複写機。

【請求項12】 前記ホストプロセッサ手段は、前記タイマ手段から出力されたタイミング値を受信して、前記編集画像データ内に対応する目的タイミング画像情報を組込むことを特徴とする請求項11記載のカラー複写機。

【発明の詳細な説明】

【産業上の利用分野】

【0001】 本発明はカラー複写機に関し、特に、カラー複写機に用いられる総合グラフィックスシステムを開示するものである。

【0002】

【従来の技術】 400ドット毎インチ(DPI)で、例えばA3サイズの全色画像を作成し印刷することのできるフルカラーのデスクトップパブリッシング(以下「DTP」という)用の色合成システムは、従来、マウスやキーボードなど種々の入力装置を使うパーソナルコンピュータシステムを使用していた。画像は、通常、カラープリンタなどの関連表示装置に行毎に書込まれる前に、フレームバッファ記憶装置に画素毎に構図が決められ記憶される。さらに、様々な走査装置で画像のいろいろな部分が走査されフレームバッファに書込まれて、最終画像の一部を形成する。

【0003】

【発明が解決しようとする課題】 400DPIでA3サイズの画像を作成する場合、4,632×6,480画素を記憶しなければならない。24ビットの色を画素毎に記憶する場合、全記憶容量は90メガバイト以上になる。このような大記憶容量は、フルカラー合成システムの設計においては経費を増大させ、合成システムを組込むシステムの大きさを増加させる。従って、画像合成システムを組込むとすると、カラー複写機のコストや大きさの増加を覚悟しなければならなかった。

【0004】

【課題を解決するための手段】 本発明の目的は、画像を画素毎に記録する必要を排除する印刷装置用の簡単な画像合成システムを提供することである。この目的を達成するために、本発明によれば、走査画像データを入力する走査手段と、目的画像データを入力する入力手段と、前記入力手段によって入力された目的画像データを選択し編集して編集画像データを作成するホストプロセッサ手段と、前記ホストプロセッサ手段によって編集された編集画像データを前記走査手段によって入力された走査画像データに結合して結合画像信号を出力する実時間プロセッサ手段と、前記結合画像信号で指定された画像を印刷する印刷手段とで構成されるカラー複写機が開示される。なお、本発明は、次の特許出願で開示された技術に係る：

(イ)「実時間目的的グラフィックスシステム」と題した、1992年4月29日付豪州特許出願第PL2147号の主張を伴う豪州特許出願。

(ロ)「目的レジスタ画像を充填するための方法と装置」と題した、1992年4月29日付豪州特許出願第PL2148号の主張を伴う豪州特許出願。

(ハ)「目的レジスタ画像に透明性を与えるための方法と装置」と題した、1992年4月29日付豪州特許出願第PL2153号の主張を伴う豪州特許出願。

(ニ)「グラフィックスシステム用のオブジェクト分類とエッジ計算」と題した、1992年4月29日付豪州特許出願第PL2156号の主張を伴う豪州特許出願。

(ホ)「RT0グラフィックスシステム用図示しないテンプレート用の処理パイプライン」と題した、1992年4月29日付豪州特許出願第PL2142号の主張を伴う豪州特許出願。

(ヘ)「二次多項フラグメントを使用する目的グラフィックス」と題した、1992年4月29日付豪州特許出願第PL2150号の主張を伴う豪州特許出願。

(ト)「Bezierスプライン関数 - 二次多項フラグメント変換」と題した、1992年4月29日付豪州特許出願第PL2149号の主張を伴う豪州特許出願。

上記の出願は全て本出願人によって申し立てられたものであり、各々の開示については相互参照に掲載されている。

【0005】

【作用】例えば、以上の構成によって、ポスタ、広告、ビラ、挨拶状などの高画質なカラープレゼンテーショングラフィックスを効率よく低コストで作成するカラー複写機を提供できる。

【0006】

【実施例】本発明の優先的実施例は、カラーレーザ複写機に含まれる構成部に加えて組合わせて使用するハードウェアに関する。

【0007】図1に、カラーレーザ複写機に使用されている現存の回路構成要素2を備えた総合表示グラフィックスカラー複写システム1を示す。システム1に使用されている現存の回路構成要素2は、LCD表示器29、マイクロプロセッサ41、スキャナ42、マルチプレクサ43およびプリンタ44である。これらの機構は、キヤノン株式会社が製作したキヤノンカラーレーザコピーCLC500など公知のカラー複写機に備わっているものである。

【0008】総合表示グラフィックスカラー複写機システム1は、さらに、アドレスラッチ15を介してプロセッサバス4に接続されたホストプロセッサ3を備えている。プロセッサバス4には、システムROM5と、システムRAM6と、逐次制御器7と、データポート47と、実時間クロック45と、RT0プロセッサ13と、メモリカードリーダー10とそれに対応したバッファ11と、デュアルポートRAM9も接続されている。

【0009】ホストプロセッサ3は、目的画像の生成を制御するために設けられた汎用マイクロプロセッサである。優先的実施例では、ホストプロセッサ3は、インテルi960SAなどの32ビットマイクロプロセッサで、低コス

トで高速処理が可能であり、アドレス指定範囲が広い。ホストプロセッサ3は、システムRAM6に記憶され、究極的にはRT0プロセッサ13によって処理されて画像を形成するオブジェクトを複数個示すオブジェクトリストを複数個作成し維持する。画像生成のための計算は、普通、図形オブジェクトのレベルで実施されるのみである。作成される画像各々について、ホストプロセッサ3は、最終画像に見られる各オブジェクトの位置、大きさおよび色を設定する。ホストプロセッサ3は、逐次制御器7と相互に作用してキーボード21に対処する。キーボード21によって、ユーザは、総合表示グラフィックスカラー複写システム1とインタフェースをとって、指令を出したり制御を行ったりする、例えば、図形オブジェクトを選択して印刷する画像を形成するのである。逐次制御器7は、キーボード21からのキーボード指令を解釈して、そのキーボード指令をプロセッサバス4に乗せてホストプロセッサ3へ送る。また、ホストプロセッサ3を、複写機の標準的演算タスクを多数処理できるように構成することも可能である。

【0010】複写機に設けられたマイクロプロセッサ41を、ホストプロセッサ3の代わりに使用することもできる。但し、マイクロプロセッサ41が、十分な速度、通常、5MIPS以上でデータを処理でき、Cなどの高級言語でプログラムされることが条件である。この代替案は、ソフトウェア開発とその後の保守を複雑にするという点で好ましくない。

【0011】実時間クロック45が設けられているので、印刷された頁を時系列に並べたり、印刷時に類別したりできる。あるいは、これらの処理の一方が可能である。

【0012】ホストプロセッサ3は、16ビットの外部データバスを備えている。このデータバスは、32ビットのアドレスバスで多重化される。ホストプロセッサ3からは、16種類の制御信号が供給される。最上位の16個のアドレスビット(ビット31~16)は多重化されない。しかし、アドレスビット15~4は、アドレスラッチ15によって多重化が解かれる。ホストプロセッサ3は、プロセッサバス4の二次的な制御を行う。一方、RT0プロセッサ13は、ホストプロセッサ3を制御するソフトウェアを介してロックアウトされていない限り必要な時にいつでも、DMAを介してプロセッサバス4にアクセスできる。アドレスラッチ15は、三通りの状態をとり、ホストプロセッサ3がプロセッサバス4の制御権を持つ時のみ使用される。アドレスビット3,2および1は、ホストプロセッサ3によって直接多重化が解かれ、バーストアクセスの間にラッチ遅延が生じるのを防ぐ。バーストでは、上位アドレスビットとラッチアドレスビットとは静的状態を維持する反面、アドレスビット3~1はカウントアップする。ホストプロセッサバーストは、従って、16バイトに制限される。これらのバーストは、バイトアクセスと1/2ワードアクセスの組合せのいくつかで発生しうる。全アドレス

復号化は、(256メガバイト境界に位置合わせされた) 上位4個のアドレス行について実施されるので、1個のホストプロセッサバーストが複数の装置に亘ることはない。

【0013】ホストプロセッサ3の多重化データバス上で、RT0プロセッサ13、システムRAM6、システムROM5、逐次制御器7およびメモリカードリーダ10が直接制御される。

【0014】プロセッサバス4の仲裁は、ホストプロセッサ3とRT0プロセッサ13との間で起こる。ホストプロセッサ3は、RT0プロセッサ13が演算を開始するよう指令されるまで、プロセッサバス4を支配する。RT0プロセッサ13が、プロセッサバス4の制御権を取ると、ホストプロセッサ3に終了時間を知らせる。ホストプロセッサ3には、RT0プロセッサ13がプロセッサバス4を獲得するのを止める機構が何も設けられていない。当然、RT0プロセッサ13の演算を停止すれば止めさせられるが、RT0プロセッサ13は、一旦起動されると、印刷か表示用にオブジェクトリストを用意しようとする。また、一旦獲得するとプロセッサバス4を連続的に使うことができる (RT0プロセッサ13が翻訳中である場合、内部的妨害が発生し、使用可能になるまでプロセッサバス4を開放する)。複数のオブジェクトリストから画像を作成できる。システムソフトウェアはこれを利用して、RT0プロセッサ13があまり長い間プロセッサバス4を支配しないようにする。

【0015】ホストプロセッサ3は、メモリマップ1/0によって、総合表示グラフィックスカラー複写機システム1の他の様々な装置と交信する。プロセッサバス4の上位4ビットは、PAL(プログラマブルアレイロジック、図示しない)によって復号され、必要なイネーブル信号および選択信号と、読取りストロブ信号および書込みストロブ信号と、バッファ制御と、準備完了信号とを全部ホストプロセッサ3に供給する。この論理回路は、ホストプロセッサ3がバス4を支配している時と、RT0プロセッサ13がバス4を支配している時に活動状態となる。

【0016】総合表示グラフィックスカラー複写機システム1は、マイクロプロセッサ41とマルチプレクサ43に接続されているデータポート47とデータバッファ46とを介して、現存の回路構成要素2とインタフェースを取る。

【0017】システムROM5は、通常256キロビット×16機で用意される512キロバイトのROMで構成される。システムROM5は、総合表示グラフィックスカラー複写機システム1の制御プログラムばかりでなく、画像や、フォントや、切抜き題名などの、総合表示グラフィックスカラー複写機システム1で使用されるデータの見本を種々備えている。ホストプロセッサ3とRT0プロセッサ13の両方は、システムROM5内のメモリにアクセスできる。また、単一アクセスもバーストアクセスもサポートされている。システムROM5は、大容量ROMを使用できる時に使用

できるように配線されることが好ましい。

【0018】システムRAM6は、128キロビット×8機2組で構成される256キロバイトのRAMで形成される。ホストプロセッサ3は、QPFリストなどの図形オブジェクトのキャッシュメモリとして、性能判断コードのキャッシュメモリとして、および可変記憶装置としてシステムRAM6を使用する。単一アクセスとバーストアクセスとがサポートされているのと同様に、バイト書込みもサポートされている。システムRAM6は、大容量RAMを使用可能な時に使用できるように配線されることが好ましい。

【0019】メモリカードリーダ10は、標準化されたメモリカードに対処するものである。このリーダを、JEIDA基準とPCMCIA基準の両方に準じたカードを読込むために設けられるのが一般的である。JEIDA(日本電子産業開発協会)とPCMCIA(国際PCメモリカード機構)とは、68ピンの互換性のあるメモリカードの使用に対する基準を公表したが、どちらの基準も内容はほぼ同一である。メモリカード16は、普通、目的図形データを有するROM装置として使用されるが、フラッシュEPROMや蓄電池でバックアップされた静的RAMとしても使用可能である。メモリカード16は、図形オブジェクトのライブラリと、オブジェクト編集リストと、切抜き題名と、フォントと、文字と、動画順序と、特別プログラムとの、全部もしくはどれか一つを記憶する。これらのプログラムは、システムROM5内のプログラムの全部もしくは一部の代わりとして、もしくは、補足として使用される。静的RAMカードを使用すれば、後の使用のためにユーザの画像を保存しておくこともできる。メモリカードインタフェースソケット8(図示しない)は、増えるていくカードを収容することが好ましい。

【0020】次に、動作について述べる。ユーザは、メモリカード16を挿入し、キーボード21で適当な図形画像を選択する。適当なテンプレートが選択されると、ユーザは、メッセージをタイプするか画像を編集する。必要ならば両方を行う。次に、標準カラー複写機の機能を使用して画像印刷の操作を行う。これで画像の印刷が実施される。印刷された頁は数秒で出力される。従って、全色刷り画像の製作時間を顕著に低減する。また、製作時間は、種々のメモリカード16上の図形オブジェクト画像の範囲の広さに依存する。

【0021】メモリカード16は、動画の専門家によって考案され、予めプログラムされて、ユーザによって直接購入される。ユーザは、画像を印刷して、その画像内のどこにでもテキストを追加できる。

【0022】メモリカード16の制約上、テンプレートに写真像を指定することはできない。しかし、スキャナ42を使って写真像を処理すれば、写真を縮小したり、ユーザが挿入したテキストを画像に追加できる。

【0023】メモリカードリーダ10とプロセッサバス4との間にはバッファ11を設置して、プロセッサバス4に

アクセスする他の装置全部からの緩衝を図る。これによって、メモリカード16が、いかなる段階でもプロセッサバス4の論理レベルに干渉することはなくなる。ユーザは、いつでもメモリカード16を挿入したり抜取ったりできるので、避けられないバス障害も存在する。メモリカードインタフェースソケット8(図示しない)内の短ピンを使用して、カードが抜取られる前に短時間割込みを発行できる。カードが抜取られた時に、RT0プロセッサ13がプロセッサバス4を支配している場合、ホストプロセッサ3のソフトウェアの回復時間は、RT0プロセッサ13の最大バス保有期間によって低減される。メモリカードリダ10には、短いカード検出ピンが設けられている。これらのピンは、メモリカード16が存在するかどうかを示す挿入割込みと抜取り割込みとを発生させる。これらの信号は逐次制御器7へ送られ、屈曲したメモリカード16の抜取りや挿入の検出に使用される。検出されたメモリカード信号は、全体割込みによってホストプロセッサ3へ中継される。このように、ソフトウェアの事象を通知することによって、ホストプロセッサ3の現状が更新されて、抜取りや挿入に対処できるようになる。

【0024】挿入されたメモリカード16の特性を判断するために、オプションの属性メモリをメモリカード16から読取ることができる。この属性メモリは、幅が8ビットしかなく、低データバス上で読取られ、メモリカード16の予め設定されたメモリアドレスでアクセスされる。これによって、総合表示グラフィックスカラー複写機システム1を属性と速度の異なるメモリカードで使用できるようになる。メモリカードを調べて、速度とオプションの属性メモリとに基づいて、RT0プロセッサ13とホストプロセッサ3とが、メモリカード16に安全にアクセスする最善の方法を決定できるシステムソフトウェアを導入することが好ましい。

【0025】蓄電池でバックアップされたSRAM型のメモリカードがサポートされている場合、メモリカードリダ10に蓄電池状態信号を供給する。蓄電池状態信号は、逐次制御器7に接続され、蓄電池が良いか悪いかを知らせる。

【0026】逐次制御器7は、好ましくは、エクサー82C684クォート(Exar 82C684 Quart)で実現される。エクサー82C684クォートは、全二重非同期シリアルチャネル4個と、タイマ2個と、汎用入出力ポート16個とで構成される。逐次制御器7とプロセッサバス4との接続部分は、幅が僅か8ビットなので、アクセス全部がプロセッサバス4の下位(偶数)バイト上で行われる。第一シリアル通信リンク22は、キーボード21と交信して対話入力や制御をするために使用される。ユーザは、要求や指令や選択項目や情報を入力すればよい。第二シリアル通信リンク23(図示しない)を制御器7に接続すれば、タッチパネルを設置できる。タッチパネルは、ユーザの入力に敏感に反応し、入力の位置を判断するために設けられる。第二

シリアル通信リンク23(図示しない)によって、ダイヤル制御手段を提供でき、グラフィックスシステムのユーザからの方向入力の受信が可能になる。

【0027】RT0プロセッサ13は、ホストプロセッサ3によって設定され制御されて、目的図形画像の実時間翻訳を行う。RT0プロセッサ13の一例は、同一の出願人による1992年4月の豪州特許出願第PL2147号の主張を伴う豪州特許出願において詳細に説明されている。この出願の開示は相互参照に掲載されている。

【0028】RT0プロセッサ13は、プロセッサバス4とインタフェースをとるばかりでなく、専用QPFメモリ17ともインタフェースをとる。このQPFメモリ17は、512キロバイトの25ナノ秒局部QPFメモリ(128キロビットRAM×8機×4組)で実現される。これらのRAMは、常に、割込み可能状態であり、RT0プロセッサ13は、読取りストローブ信号と書き込みストローブ信号を直接に駆動する。

【0029】一旦設定され起動されると、RT0プロセッサ13は、システムROM5、システムRAM6またはメモリカード16からオブジェクトのリストを読取り、自分の局部メモリに格納し、オブジェクトを用意し翻訳して、出力装置の画素毎にRT0プロセッサ出力レベルバス18で8ビットデータワードを出力する。この8ビットデータワードは、当該画素で活動状態の最優先順位の可視オブジェクトに必要なレベルと効果を知らせる。好ましくは、表示リストには、実時間での図形画像の計算を可能とするオブジェクト概要データが含まれる。このデータは、例えば、システムRAM6内のキャッシュメモリに格納されるが、システムROM5かメモリカード16から直接読取ることができる二次多項フラグメント(QPF)である。

【0030】表示リストからQPFを読取ると、RT0プロセッサ13は、X方向とY方向の各々の方向についてQPFオブジェクトを基準化し翻訳する。これによって、潰れ効果と引張り効果を実現できるばかりでなく、異なる出力装置の異なる画素の縦横比を補正できる。

【0031】翻訳され基準化されて、画面から完全に外れたQPFは次に、選り分けによってオブジェクトリストから除去される。小さすぎて見ることができないQPFも除去される。出力装置の境界に跨るQPFは摘取られる。初期処理が終了すると、QPFは専用QPFメモリ17に格納される。QPF全部が専用QPFメモリ17に格納されてしまうと、各QPFの第一画素の位置に対して行毎に格納され、続いて画素毎に格納される。その後、QPF全部の走査線との交差点が計算される。これは、フレーム記録装置を使用せずに実時間で実行される。QPFは、交差点計算が行われない限り、平坦化され直線化されない。従って、倍率が高くても曲線には湾曲が保持される。交差点計算が完了すると、オブジェクトの可視順序が決まり、隠された表面が除去される。その後、次の交差点までQPF毎に優先レベルを引伸ばすことによって、色部位が充填される。次に、透明度計算と効果計算とが、ハードウェア

で実時間データ転送速度で実行される。このように、RT0プロセッサ13は、ラスト表示器上に表示するまたは複写機で印刷するための画素データを同期出力する。その画素データは、8ビットレベルのRT0プロセッサ出力レベルバス18を介して転送される色レベルデータで構成される。

【0032】RT0プロセッサ13が、ホストプロセッサ3に従属しているとき、ホストプロセッサ3は、RT0プロセッサ13の制御レジスタを読取れるばかりでなく、専用QPFメモリ17を読取ることもできる。RT0プロセッサ13の制御レジスタへのアクセスは、メモリマップI/O方式で実行される。専用QPFメモリ17にアクセスするためのベースアドレスは、起動時にRT0プロセッサ13レジスタにプログラムされ、ホストプロセッサメモリマップテーブルに従って設定される。RT0プロセッサ13は、レジスタや専用QPFメモリ17へのバーストアクセスやバイト書込みをサポートしていない。

【0033】RT0プロセッサ13が、プロセッサバス4の制御下にあるとき、RT0プロセッサ13は、多重化が解かれたアドレスバスとデータバスとを直接駆動する。先述の

ように、プロセッサバス4の使用を通知で要求し、ホストプロセッサ3から許可を得る。

【0034】RT0プロセッサ13は、ホストプロセッサ3の優先順位の最も高い割込み(INT0)を接続されて形成する割込み出力信号を有する。この割込みを使えば、演算の終了や内部エラー事象などの多数の事象を表示できる。

【0035】RT0プロセッサ出力レベルバス18の8ビットの内容によって、デュアルポートRAM9のアドレスが作成される。このアドレスは、RT0プロセッサ13とキヤノンCLC500コピア25との間の色パレットとして使用される。好ましくは、デュアルポートRAM9は、多数の別々のパレット領域に分割される。予め設定された数の行がキヤノンCLC500コピア25によって印刷された後に、別のパレット領域が選択される。キヤノンCLC500コピア25は4色バスプロセスで作働する。4色バスとは、シアンとマゼンタと黄色と黒(CMYK)のバスのことである。パレット領域の交換は、キヤノンCLC500コピア25の各色バスの完成時に行われるようにタイミングが取られている。デュアルポートRAM9の一方のポートからは、RT0プロセッサ13によって選択された色が複写機インタフェイスバッファ26へ出力される。

【0036】RT0プロセッサ出力レベルバス18の8ビットの内容によって、どのオブジェクトが走査線の各部分で優位に立つかが決まる。オブジェクトの優先順位は、4,632画素毎行(DPI)の解像度で出力される。この解像度はA3の頁上での400ドット毎インチ(DPI)に匹敵する。優先順の情報は、デュアルポートRAM9へ渡され、オブジェクトレベル毎に一つの色が割当てられる。色はカラーレーザ複写機が印刷できる色ならどれでも良い。

【0037】別の実施例においては、デュアルポートRA

M9は、豪州特許出願第PL2152号「色生成混合装置」と題して、同時に同出願人によって1992年4月29日申請された。この開示は本出願に組込まれている。

【0038】複写機インタフェイスバッファ26は、特有のタイミング条件に応じて、RT0プロセッサ13からの画素刻時情報や複写機活動開始信号や行許可信号の他に、現在の画素の色もキヤノンCLC500コピア25へ出力する。デュアルポートRAM9の他方のポートは、プロセッサバス4に接続されている。このポートからは、読取りも書込みも可能であり、ホストプロセッサ3によるバーストアクセスを可能にする。また、ホストプロセッサ3は、ソフトウェア制御による色パレット領域の変更にこのポートを使用する。キヤノンCLC500コピア25がある色バスに従事している間とか、キヤノンCLC500コピア25が現在の色バスに従事している時などいかなる時にも、ホストプロセッサ3で色パレットを変更できる。

【0039】複写機インタフェイスバッファ26からの出力は、RT0プロセッサ13の制御の下にマルチプレクサ43を介して複写機データストリームに組込まれる。そして、スキヤナ42から直接入力したデータであるかのように印刷される。最終画像は、走査した画像部分と、総合表示グラフィックスカラー複写機システムIによって作成された図形オブジェクトで構成される部分とから形成される。画像は、カラー複写機で内部的に使用される映像転送速度、すなわち、通常約13.33メガビット毎秒で、マゼンタとシアンと黄色と黒(MCYK)のデータとして直接に実時間で生成される。別の実施例は、4ドラムプリンタでの使用に適応させたものであり、MCYKデータを同時に計算することが要求される。現存のカラーレーザ複写機、例えば、キヤノンCLC500やCLC200との互換性については、総合表示グラフィックスカラー複写機システムIには適合性があり、目的図形とフォントを使用して400ドット毎インチ(DPI)で色頁を作成することができる。

【0040】本発明の実施例は特定の出力装置に関する例について述べてきた。他の態様や修正案の使用も、当業者には明らかのように、本発明の範囲を逸脱することなく可能である。

【0041】

【発明の効果】例えば、本発明によって、ポスタ、広告、ビラ、挨拶状などの高画質なカラープレゼンテーショングラフィックスを効率よく低コストで作成するカラー複写機を提供できる。

【図面の簡単な説明】

【図1】優先的実施例の概略的ブロック図である。

【図2】図1のパネル制御機能を示す。

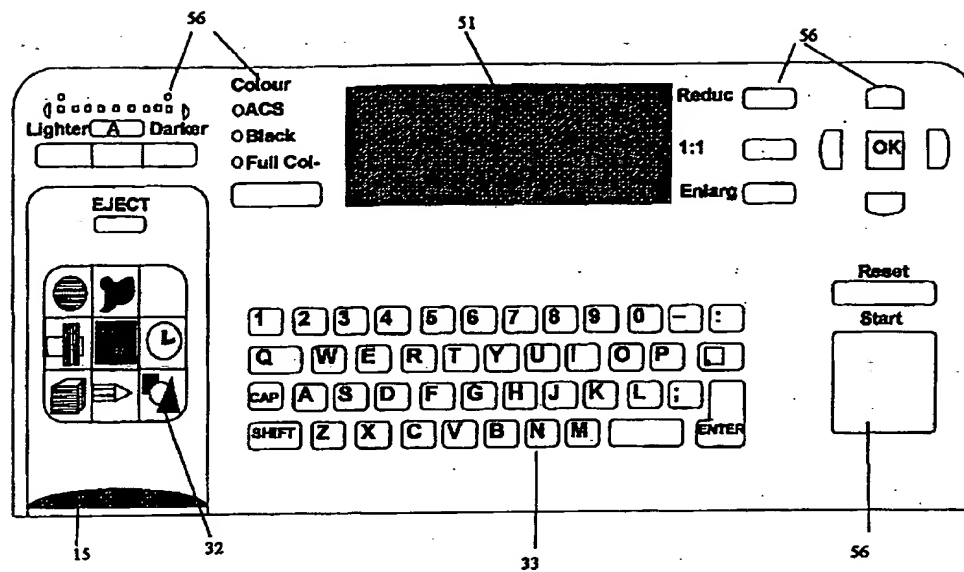
【符号の説明】

- 1 総合表示グラフィックスカラー複写機システム
- 2 現存の回路構成要素
- 3 ホストプロセッサ

10	メモ리카ードリーダー
13	RTOSプロセッサ
16	メモ리카ード
17	専用QPFメモリ

The diagram illustrates the internal architecture of an existing colour laser copier, featuring a central horizontal bus (4) that connects various components. On the left side of the bus, from left to right, are the LCD (29), a microprocessor (uP 41), a SCANNER (42), a MULTIPLEXER (43), and a PRINTER (44). These are connected via a vertical line (2). Below the bus, components include a MEMORY CARD (16), a MEMORY CARD READER (10), a DATA PORT (47), a QPF RAM (17), an RTO PROCESSOR (13), and DUAL PORT RAM (9). A Buffer (26) is also connected to the bus. On the right side of the bus, components include a CONTROLLER (7), a KEYBOARD (21), a Latch (15), a PROCESSOR (3), RAM (6), ROM (5), and a REAL TIME CLOCK (45). A power supply symbol (ΔV) (11) is connected to the bus. A dashed line (1) indicates the overall system boundary.

【図 2】



フロントページの続き

(71)出願人 000001007
 キヤノン株式会社
 東京都大田区下丸子 3 丁目 30 番 2 号

(72)発明者 キア シルバブルック
 オーストラリア国 2025 ニュー サウス
 ウェールズ州, ウォーラーラ, パサー
 スト ストリート 40